

*Носков С. В.*

## **ОКОНЕЧНЫЕ ФУНКЦИОНАЛЬНЫЕ УЗЛЫ МНОГОПРОЦЕССОРНОЙ СИСТЕМЫ С РАСПРЕДЕЛЯЕМОЙ ПАМЯТЬЮ**

*НИИ многопроцессорных вычислительных систем имени  
академика А.В. Каляева Южного федерального университета,  
г. Таганрог  
E-mail: nos\_81@mail.ru*

В настоящее время эффективность работы многопроцессорных вычислительных систем во многом зависит от организации механизмов доступа к памяти, где хранятся обрабатываемые информационные массивы. В связи с этим особый интерес представляет создание специализированных систем с общей памятью (СОП), способных с высокой скоростью обрабатывать потоки запросов к памяти, поступающие от множества независимых источников. Такая система может состоять из активных элементов – генераторов обращений к памяти (ГО); пассивных элементов – контроллеров или блоков памяти (БП), обеспечивающих работу с устройствами памяти и выполнение поступающих к ним запросов; самих устройств памяти, на основе которых строится распределенная общая память; и коммутатора-маршрутизатора (КМ), соединяющего активные и пассивные элементы между собой.

В настоящей статье рассматривается принцип действия оконечных устройств (ГО и БП) системы с общей памятью, которая была разработана в НИИ МВС ЮФУ, г. Таганрог, для моделирования множества потоков информационно независимых запросов к распределяемой памяти с единым адресным пространством. В качестве элементной базы были использованы ПЛИС Virtex-4 XC4VLX40, фирмы Xilinx. Общая память была построена на микросхемах SDR SDRAM фирмы Micron с максимальной рабочей частотой 160 МГц. Проектирование функциональных узлов осуществлялось с использованием САПР ISE 7.1i фирмы Xilinx.

ГО представляют собой модели процессоров. Они предназначены для имитации множества потоков обращений к памяти и для приема результатов их выполнения. Исходные данные и результаты выполнения обращений хранятся во внешней памяти ГО, которая не входит в состав общей памяти СОП.

Упрощенная структурная схема ГО приведена на рисунке 1.

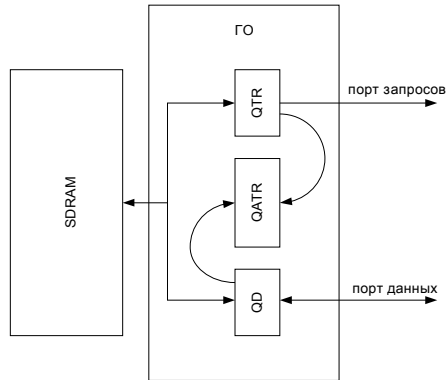


Рисунок 1 – Структурная схема ГО

В состав ГО входят очередь запросов QTR и очередь данных QD, построенные на основе памяти FIFO, и регистровая память QATR, служащая для хранения текущего состояния (статуса) каждого запроса на всех этапах его обслуживания. Также ГО содержит контроллер динамической памяти, который на схеме не показан.

Термин "обращение к памяти" в общем случае подразумевает выполнение двух функционально неделимых операций:

- 1) передачу в БП запроса на выполнение некоторой последовательности действий с данными в памяти;
- 2) непосредственное выполнение этой последовательности действий.

Обращения могут быть одиночными, когда обрабатывается только одно данное, и векторными, когда при выполнении одного запроса обрабатывается массив (вектор) данных. Передача данных при выполнении векторных обращений выполняется по специально выделенному каналу в КМ, который создается перед началом передачи и разрушается после ее окончания.

Следует отметить, что обращения выдаются на обработку блоками, разделенными барьерными синхронизациями. Переход к следующему блоку обращений осуществляется только после завершения выполнения всех обращений предыдущего блока. В пределах блока порядок выполнения обращений может быть произвольным.

Процессы генерации новых запросов и выполнения пересылок данных, вызванных переданными ранее запросами, идут независимо друг от друга. Поэтому ГО имеет два канала, которые подключаются к

коммутатору: однонаправленный канал генерации запросов и двунаправленный канал обслуживания запросов.

Запрос представляет собой управляющий пакет из шести шестнадцатиразрядных слов и несет в себе информацию об адресе ячейки в общей памяти и о действиях, которые необходимо выполнить с данными. Формат запросов одиночных и векторных обращений представлен на рисунке 2.

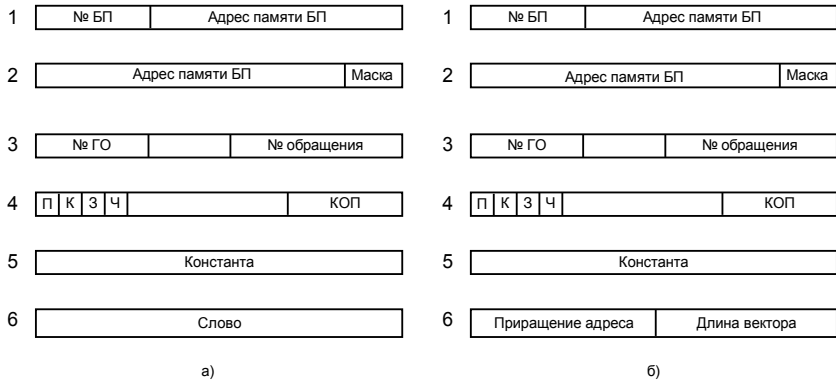


Рисунок 2 – Форматы запросов одиночных (а) и векторных (б) обращений к памяти

На рисунке 3 приняты следующие обозначения:

№ БП – номер блока памяти, которому адресуется данный запрос;

Адрес памяти БП – физический адрес ячейки памяти, обслуживаемой данным БП;

Маска – код, определяющий какой байт шестнадцатиразрядного слова (старший или младший) следует обрабатывать;

№ ГО – номер ГО, передавшего данный запрос на обработку;

№ обращения – порядковый номер данного обращения в пределах блока обращений;

П – запрос квитанции подтверждения об успешном выполнении данного обращения;

К – требование прокладки канала для передачи по нему вектора данных;

З – требование записи данных в общую память;

Ч – требование чтения данных из общей памяти;

КОП – код операции, определяющий вид модификации данного в памяти (сдвиг, сложение, вычитание и т.д.);

Константа – значение, используемое в качестве второго операнда при выполнении модификации данных;

Слово – значение, записываемое в память при выполнении транзакции одиночной записи;

Приращение адреса – приращение начального адреса при обработке вектора данных;

Длина вектора – количество данных, обрабатываемых при выполнении данного обращения.

БП предназначен для обработки потока запросов, поступающих к нему от ГО, и организации процедур обращения к внешней динамической памяти с целью чтения, записи и модификации ее содержимого. СОП формируется из множества параллельно функционирующих БП. Адресное пространство запоминающего устройства, подключаемого к БП, представляет собой некоторый последовательный участок единого адресного пространства распределяемой памяти платы. Структурная схема БП представлена на рисунке 3.

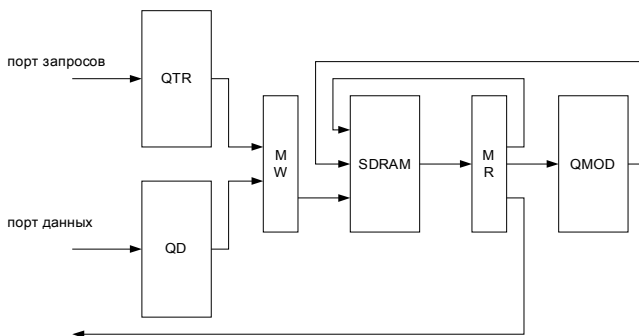


Рисунок 3 – Структурная схема БП

В состав БП входят очереди запросов QTR и данных QD, построенные на буферах FIFO; блоки модификации данных при записи в память (MW) и при чтении из нее (MR); буфер QMOD, служащий для временного хранения данных при модификации вектора; и контроллер внешней динамической памяти, который на схеме не показан.

Запросы, поступающие в БП из КМ, записываются в буфер QTR, откуда последовательно извлекаются и выполняются. Процесс прохождения запросов в БП имеет конвейерную организацию, благодаря чему, одновременно может обрабатываться несколько запросов. За счет параллельного использования двух блоков

модификации удастся избежать конфликтования потока данных, записываемых в SDRAM и потока данных, считываемых из нее. При выполнении потока одиночных запросов скорость обработки данных приближается к скорости поступления запросов в БП. Ограничение на быстродействие в большей степени накладывает внешняя динамическая память, время смены активных строк в которой занимает около 50 нс. Как известно, именно этот параметр определяет скорость работы памяти в режиме случайного доступа, когда строки меняются при каждом новом обращении в память. При проведении испытаний СОП в подобном режиме, среднее время одного обращения в память составило порядка 60 нс, что говорит о достаточно эффективной работе конвейера.

Рассмотренные функциональные узлы успешно используются в составе СОП и позволяют организовывать множество потоков обращений к распределяемой памяти многопроцессорной вычислительной системы.